

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-331703

(43) 公開日 平成11年(1999)11月30日

(51) Int.Cl.<sup>6</sup>

識別記号

F I

H 0 4 N 5/32

H 0 4 N 5/32

A 6 1 B 6/00

3 0 0

A 6 1 B 6/00

3 0 0 S

H 0 1 L 27/146

H 0 1 L 27/14

C

審査請求 未請求 請求項の数 4 O L (全 17 頁)

(21) 出願番号 特願平10-344424

(22) 出願日 平成10年(1998)12月3日

(31) 優先権主張番号 特願平10-71672

(32) 優先日 平10(1998)3月20日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 金野 晃

神奈川県横浜市磯子区新磯子町33 株式会

社東芝生産技術研究所内

(72) 発明者 鈴木 公平

神奈川県横浜市磯子区新磯子町33 株式会

社東芝生産技術研究所内

(72) 発明者 池田 光志

神奈川県横浜市磯子区新磯子町33 株式会

社東芝生産技術研究所内

(74) 代理人 弁理士 須山 佐一

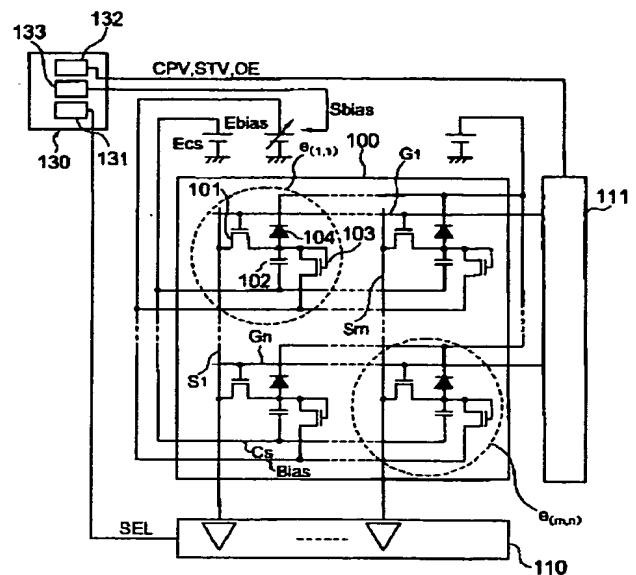
最終頁に続く

(54) 【発明の名称】 撮像装置

(57) 【要約】

【課題】 ダイナミックレンジが大きく複数の撮像モードに対応することができる撮像装置を提供する。

【解決手段】 光電変換素子を備えた画素  $e(i, j)$  がマトリクスアレイ状に配設され、各画素内には透過光強度に応じた電荷を蓄積する容量 102、および蓄積容量を制限する保護ダイオード 103 が配設されている。保護ダイオード 103 にはバイアス線 Bias によりバイアス電圧が印加されている。バイアス電圧はフレーム周波数に応じてバイアス電圧制御系 133 により調節される。これにより保護ダイオード 103 のオフ時のリーク電流により容量 102 に蓄積する電荷の撮像への影響を低減し、フレーム周波数によらず S/N 比の高い画像を得ることができる。



BEST AVAILABLE COPY

## 【特許請求の範囲】

【請求項1】 マトリクス状に配設され、受光量に応じた電荷を蓄積する容量を備えた光電変換素子と、走査線に走査信号を供給する手段と、前記走査線と接続され、前記走査信号に基づいて前記容量に蓄積された電荷を信号線に出力する第1のスイッチング素子と、前記容量とバイアス線との間に介挿され、前記容量に蓄積された電荷が所定量より大きくなったときに、前記バイアス線と前記容量とを接続する第2のスイッチング素子とバイアス電位を前記受光量に応じて調節して前記バイアス線に印加する手段と、を具備したことを特徴とする撮像装置。

【請求項2】 マトリクス状に配設された光電変換素子と、走査線に走査信号を供給する手段と、前記走査線と接続され、前記走査信号に応じて前記光電変換素子の蓄積電荷を信号線に出力するスイッチング素子と、前記信号線に出力される信号レベルに応じてゲインを選択する手段と、バイアス電位を前記受光量に応じて調節して前記バイアス線に印加する手段と、を具備したことを特徴とする撮像装置。

【請求項3】 受光量に応じた電荷を蓄積する第1の容量を有する第1の光電変換素子がマトリクス状に配設された第1の撮像素子と、受光量に応じた電荷を蓄積する第2の容量を有する第2の光電変換素子がマトリクス状に配設された第2の撮像素子と、前記第1の撮像素子の前記第1の容量に電荷を蓄積する第1の撮像期間と、前記第2の撮像素子の前記第2の容量に電荷を蓄積する第2の撮像期間とを排他的に調節する手段と、前記第1の撮像期間に前記第1の容量を構成する一方の電極に接地電位を供給する手段と、前記第2の撮像期間に前記第2の容量を構成する一方の電極に前記接地電位を供給する手段と、を具備したことを特徴とする撮像装置。

【請求項4】 第1の光電変換素子及び第2の光電変換素子がマトリクス状に配設された撮像装置において、第1の走査線と第2の走査線に走査信号を供給する供給手段と、第1の走査線に沿って配設された第1のスイッチング素子と、第2の走査線に沿って配設された第2のスイッチング素子と、前記第1のスイッチング素子と接続された第1の光電変換素子と、前記第2のスイッチング素子と接続された第2の光電変

換素子と、

前記供給手段に、前記第1のスイッチング素子の第1のオン期間と前記第2のスイッチング素子の第2のオン期間の少なくとも一部が重なるように定める第1の信号と、前記第1のオン期間のうち前記第2のオン期間と重ならない期間をオフにするような第2の信号と、前記第2のオン期間のうち前記第1のオン期間と重ならない期間をオフにするような第3の信号とを供給する手段と、を具備したことを特徴とする撮像装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は光を電気信号に変換することにより画像を得ることができる撮像装置に関する、例えば医療用X線診断装置の撮像装置に関する。また本発明は複数の撮像面を用いて撮像を行うパイプライン方式の撮像装置に関する。

## 【0002】

【従来の技術】光電変換素子を撮像素子として用いた撮像装置はビデオカメラ、デジタルカメラ等に幅広く用いられている。また、医療用X線診断装置に従来の銀塩フィルムにかわって用いられている。近年では、医療分野などにおいて治療を迅速的確に行うために患者の医療データをデータベース化する方向に進んでいる。X線撮影して得られた画像データについてもデータベース化の要求があり、撮影したX線画像のデジタル化を進めることが望まれている。

【0003】医療用X線診断装置では従来銀塩フィルムを使用して診断画像の撮影を行ってきたが、この画像をデジタル化するためには、撮影したフィルムを現像した後、さらにスキャナ等で走査する必要がある。この方法は手間と時間を要するだけではなく、スキャナで走査する際に画像の品質が低下するという問題がある。

【0004】最近では1インチ程度の極めて小さなサイズのCCDカメラを使用し、直接デジタル画像として撮像する方式が実現されている。しかし、例えば人間の肺の撮影をする場合、約30cm×約30cm程度の領域を撮影する必要がある。このため光を集光するための光学装置が必要となり、撮像装置の大型化が問題になっている。

【0005】これらの問題を解決する方式として、a-Si（アモルファスシリコン）を半導体膜として用いた薄膜トランジスタ（TFT）を用いた撮像装置が提案されている（例えばUSP第4689487号）。図15はこのような撮像装置の構成例を概略的に示すブロック図であり、図16はa-SiTFTを用いた撮像装置の構成例を概略的に示す図である。

【0006】X線源51から照射されたX線は被検体52（この例では人体）を通過し、a-SiTFT撮像装置53の光電変換素子に入射する。a-SiTFT撮像装置53は被検体52を透過したX線を、線量に対応し

たアナログ電気信号に変換する。変換されたアナログ信号はA/D変換部57により時系列的にデジタル変換され、イメージメモリ58に記憶される。イメージメモリ58は1枚もしくは数枚分の画像データを記憶することかでき、制御部63からの制御信号により所定のアドレスにデータを順次記憶する。演算処理部59はイメージメモリ58から画像データを取りだして演算し、結果を再びイメージメモリに返還する。演算されたイメージメモリ58の画像データはD/A変換部60によりアナログ信号に変換され、イメージモニタ61などの外部処理回路にインターフェースを介して出力される。したがって例えばイメージモニタ61に被検体52のX線透過像が表示される。

【0007】図16において、撮像領域を構成する単位要素となる画素e1、1はa-Siを半導体膜とした薄膜トランジスタ144、光電変換膜140および画素容量142とにより構成され、画素eは例えば横2000×縦2000個のマトリクスアレイ状（以下薄膜トランジスタアレイと呼ぶ）に構成されている。光電変換膜140には電源148によりバイアス電圧が印加される。a-SiTFT144は信号線S1と走査線G1に接続しており、走査線駆動回路152から走査線を介してゲート電極に印加される走査信号の電位によってオン・オフが制御される。信号線S1の終端は信号検出用の例えばセンスアンプなどの増幅器154に接続している。

【0008】光電変換膜に光（この場合X線、軟X線など）が入射すると光電変換膜140に電流が流れる状態となり、画素容量142に電荷が蓄積される。走査線駆動回路152で走査線を駆動し1つの走査線に接続している全てのTFTをオンにすると、蓄積された電荷は信号線S1を通して増幅器154側に転送される。画素に入射する光の量による電荷量の相違から、増幅器154の出力振幅もこれに対応して変化する。図16に示す方式では、増幅器154の出力信号をA/D変換することで直接デジタル画像を得ることができる。

【0009】さらに図中の画素領域はノートパソコンに使用されているTFT-LCD（薄膜トランジスタをスイッチング素子として用いたアクティブマトリクス型液晶ディスプレイ）と同様な構造であり、薄型、大画面の撮像装置が容易に製作可能である。

【0010】X線などの光を電荷に変換する撮像装置には2種類の方式がある。1つはX線を一度蛍光体などにより可視光に変換し、さらに光電変換膜で電荷に変換する間接変換と呼ばれる方式である。もう1つはX線を光電変換膜で直接電荷に変換する直接変換と呼ばれる方式である。

【0011】間接変換方式では蛍光体により可視光に変換するが、蛍光体内で光が散乱するため十分な解像度を得るのが難しい。一方、直接変換方式では解像度劣化の原因となる蛍光体を介す必要がないため、高解像度の画

質が得られるという利点がある。高解像度の画像を得ることは特に医療用の撮像としては必須の条件であり、直接変換方式による撮像装置が注目されている。

【0012】しかしながら、直接変換方式の撮像装置ではX線を電子に変換させる効率を上げるために、光電変換膜を厚く（例えば数100[μm]から数[mm]程度）する必要がある。これに伴って光電変換膜に適切な電界を印加するために数[kV]程度の高電圧を印加しなくてはならない。このため直接変換方式の撮像装置ではTFTアレイの絶縁破壊を防止対策が必要となる。

【0013】絶縁破壊対策の一つとして光電変換膜上に誘電体層を積層する方式が提案（USP5319206）されている。しかし、この方式では誘電体層に蓄積された電荷を放電する時間が必要なため、連続して画像を取り込めないという問題がある。

【0014】TFTアレイの絶縁破壊を防止する別の方式として、単位画素e(i, j)内に保護回路を内蔵する方式がある（例えば特開平10-10237、特開平10-170658）。図24に画素内に高電圧保護用のダイオードを内蔵したa-SiTFT撮像装置の例を示す。図24において画素e(i, j)は電荷読み出し用a-SiTFT201、電荷蓄積容量202、保護ダイオード214、および光電変換膜203で構成され、画素eは例えば横2000×縦2000個のアレイ状（以下TFTアレイと呼ぶ）になっている。光電変換膜203には電源205により数kVの高電圧が印加される。a-SiTFT201のソース電極は信号線S1とゲート電極は走査線G1と接続している。保護ダイオード214は電荷蓄積容量202と並列に接続しており、保護ダイオード214の一端はバイアス線Biasに接続している。通常バイアス線Biasには、保護ダイオード214がオフになるように電圧が印加されている。a-SiTFT撮像装置にX線が入射すると光電変換膜203に電流が流れ、画素電極（読み出し用a-SiTFT201と電荷蓄積容量202の接続部分(P)）電位が上昇する。例えば被検体を通過せず直接撮像装置にX線が入射した場合のように、過大なX線が撮像装置に入射すると、最悪の場合画素電極電位は光電変換膜203に供給される電源電位（数kV）まで上昇してしまうため、画素電極電位が一定以上になるとそれ以上の電荷をバイアス線Biasに放出するよう保護ダイオード214を動作させる。画素電極電位が一定電位で制限されるため、絶縁膜の絶縁破壊を防止することが可能となる。

【0015】またX線撮像装置等の撮像装置では、例えば透視、DA（血管撮影：Digital-Angiography）、DSA（差分血管撮影：Digital-Subtraction-Angiography）等の撮影モードが用いられている。透視は動画モードであり、DAとDSAは静止画モードである。それぞ

れの撮像モードにより照射するX線量、撮像のフレームレートが異なっている。例えば、動画モードでは照射X線量が約数 $[\mu R]$ 、撮像のフレームレートが約30～約100 $[fps]$ である。これに対し、静止画モードでは照射X線量が約数100 $[\mu R]$ 、撮像のフレームレートが約数 $[fps]$ 程度である。

【0016】画素内に保護回路を内蔵する方式では、動画モード、静止画モードどのような撮影モードでも撮影することが可能である。しかしながら、動画撮影時と静止画撮影時では画素に蓄積される電荷量が3桁程度相違する。このため、撮像装置に要求される性能は撮像のモードにより異なったものとなる。つまり、動画モード（フレームレートが高い場合）では低雑音化が最も重視され、一方静止画モードでは大信号が蓄積可能であることが重視される。

【0017】保護ダイオード214は通常オフ状態になっているが、現実にはオフ状態でも微量のリーク電流（約 $10^{-10}$ ～約 $10^{-14}$  $[A]$ 程度）が常時流れている。この電流は画素に蓄積される。画像のダイナミックレンジの低下、雑音の増加等の画質低下の原因となる問題がある。とくに透視モードでは画素に蓄積される信号レベルが小さいため、リーク電流の影響は相対的に大きくなる。

【0018】また前述のように画素に蓄積される電荷量は、透視モードとDSAモードでは3桁程度差がある。このため、A/D変換器のダイナミックレンジが、蓄積電荷のダイナミックレンジに十分対応できないという問題がある。

【0019】ところで、現在X線撮像装置には、例えば胸部診断システム、乳房診断システム、循環器系診断システム等の用途がある。これらのシステムでは、大画面化、高精細化、高フレームレート化が要求されている。例えば胸部診断システムでは $300 \times 300$ mm程度の撮像領域が、また乳房診断システムでは $50 \mu m$ 角程度の画素サイズが、さらに循環器系診断システムでは50～100 $frame/sec$ 程度のフレームレートが必要とされる。しかし、図17のように走査線には走査線自体の抵抗による配線抵抗、走査線と信号線の交差部、TFTのゲート・ソース電極間に形成される配線容量があり、このため走査線駆動信号は信号遅延や波形歪みが生じる。信号遅延や波形歪みのためTFTがオンするために必要な選択期間、ゲート電圧が得られず、画素に蓄積された電荷を十分に読み出すことができなくなるため、大画面化、高精細化、高フレームレート化には限度がある。

【0020】特に、被検体を動画状態で撮像するには特に高精細化、高フレームレート化することが必要となる。このため、この高精細化、高フレームレート化が可能な撮像装置の開発が要請されている。

【0021】

【発明が解決しようとする課題】本発明はこのような問題点を解決するためになされたものである。すなわち本発明は、低雑音で高い品位の像を撮影することができる撮像装置を提供することを目的とする。また本発明は、異なった撮影モードに対応するとともに、低雑音で高い品位の像を撮影することができる撮像装置を提供することを目的とする。

【0022】また、本発明は撮影モードに応じて信号検出用増幅器の出力を最適な値に調節することができる撮像装置を提供することを目的とする。

【0023】また本発明は、大画面化、高精細化、高フレームレート化に対応することができる撮像装置を提供することを目的とする。特に、動画撮像に対応できる高精細で、フレームレートが高い撮影が可能な撮像装置を提供することを目的とする。

【0024】

【課題を解決するための手段】このような課題を解決するために本発明の撮像装置は以下のような構成を採用している。

【0025】本発明の撮像装置は、マトリクス状に配設され、受光量に応じた電荷を蓄積する容量を備えた光電変換素子と、前記容量に蓄積される電荷の量を前記受光量に応じて調節する手段と、を具備したことを特徴とする。

【0026】また本発明の撮像装置は、マトリクス状に配設され、受光量に応じた電荷を蓄積する容量を備えた光電変換素子と、走査線に走査信号を供給する手段と、前記走査線と接続され、前記走査信号に基づいて前記容量に蓄積された電荷を信号線に出力する第1のスイッチング素子と、前記容量とバイアス線との間に介挿され、前記容量に蓄積された電荷が所定量より大きくなったときに、前記バイアス線と前記容量とを接続する第2のスイッチング素子と、バイアス電位を前記受光量に応じて調節して前記バイアス線に印加する手段と、を具備したことを特徴とする。

【0027】本発明の撮像装置には、前記走査信号の周波数を調節する手段と、前記走査信号の前記周波数に応じてバイアス電位を調節して前記バイアス線に印加する手段と、を具備するようにしてもよい。また走査信号の周波数は、単位画素の受光量に応じて調節するようにしてもよい。

【0028】また本発明の撮像装置は、マトリクス状に配設され、受光量に応じた電荷を蓄積する容量を備えた光電変換素子と、前記容量に蓄積された電荷をフレーム周波数に応じて出力する手段と、前記フレーム周波数を調節する手段と、前記容量を構成する一対の電極のうち一方の電極の電位を制限するダイオードと、前記容量を構成する一対の電極のうち一方の電極の前記ダイオードがオフのときの電位を前記フレーム周波数に応じて制御する手段と、を具備したことを特徴とする。

【0029】光電変換素子としては、例えば入射した電磁波に応じた電荷を発生する光電変換膜と、この光電変換膜に生じた電荷を蓄積する容量とをあげることができる。撮像面に入射する電磁波は、被検体の構造に応じて2次元的に強度変調され、透過光の強度に対応した電荷が各画素ごとに蓄積される。各画素に蓄積した電荷を画素ごとに独立して、あるいは所定の画素単位ごとに読みだすことにより、画像データを得ることができる。

【0030】電荷の読みだしは、例えば各画素の容量と信号線との間に薄膜トランジスタなどのスイッチング素子を配設することにより行うことができる。薄膜トランジスタのゲートに走査線を介して走査信号を供給することにより、電荷の読みだしタイミングを各画素ごとに独立して制御することができる。走査信号は例えば走査線駆動回路により供給される。薄膜トランジスタがオン状態のとき、各画素に蓄積された電荷に応じた電位が薄膜トランジスタのソース・ドレインを介して信号線に印加される。したがって信号線に接続された複数の画素の薄膜トランジスタを走査することにより、信号線にそった画素に蓄積したデータ信号を順次出力することができる。信号線に出力されるアナログなデータ信号は増幅して取り出すようにしてもよい。またA/D変換器によりデジタルなデータ信号に変換するようにしてもよい。

【0031】撮像のフレーム周波数は、走査線駆動回路への入力信号によって制御することができる。本発明の撮像装置では画素ごとに電荷を蓄積する容量を構成する一方の電極（画素電極）の電位を制限するダイオードを有している。このような構成は、例えば画素電極と所定の電位が印加されたバイアス線との間にダイオードを介挿することにより実現される。画素電極の電位が所定の値より大きくなったときに容量とバイアス線が導通するようにすれば、各画素に蓄積する電荷は所定の値までに制限され、静電破壊の発生を防止することができる。さらに本発明の撮像装置では、ダイオードがオフ時の画素電極電位をフレーム周波数に応じて調節している。画素電極の電位はダイオードのオフ時のリーク電流によっても影響される。とくにフレーム周波数が高く、単位画素に蓄積する電荷量が小さいときには、ダイオードのオフ時のリーク電流の、データ信号への影響は無視できないものとなる。一方例えば静止画モードなど、フレーム周波数が低く、ダイナミックレンジの大きなデータ信号を得たい場合には、バイアス電圧は高くとる必要がある。本発明の撮像装置では、バイアス電圧を撮像のフレームレートに応じて調節することにより、ダイオードのオフ時のリーク電流の、撮像情報（画素への入射光強度に対応した電荷）への影響を抑制することができる。このためノイズの少ない高品質な画像を得ることができると同時に、ダイナミックレンジの大きな画像をなおフレーム周波数またはバイアス線の電位は、連続的に変化させるようにしてもよいし、不連続に変化させるようにしても

よい。例えば動画モードにおいては、フレームレートと入力信号電荷量を考慮して、バイアス線—画素電極間電圧 $V_s$ は $1V \geq V_s > 0V$ となるよう設定することが低雑音化には有効である。

【0032】本発明の撮像装置は、マトリクス状に配設された光電変換素子と、走査線に走査信号を供給する手段と、前記走査線と接続され、前記走査信号に応じて前記光電変換素子の蓄積電荷を信号線に出力するスイッチング素子と、前記信号線に出力される信号レベルに応じてゲインを選択する手段と、を具備したことを特徴とする。またバイアス電位を前記受光量に応じて調節して前記バイアス線に印加する手段をさらに具備するようにしてもよい。

【0033】本発明の撮像装置は、マトリクス状に配設された光電変換素子と、走査線に走査信号を供給する手段と、前記走査線と接続され、前記走査信号に応じて前記光電変換素子の蓄積電荷を信号線に出力するスイッチング素子と、前記信号線に出力される信号レベルに応じてゲインを選択する手段と、選択された前記ゲインに応じて前記走査信号の周波数を調節する手段とを具備するようにしてもよい。

【0034】このような構成を採用することにより、本発明の撮像装置では信号線に出力されるデータ信号のレベルに応じて適切なゲインを選択することができ、信号検出用増幅器の出力が撮像モードに最適な値に調節される。すなわち、走査線駆動回路に与える信号を撮像モードに応じて切り替えるとともに、ゲイン切り替え回路もしくは信号検出用増幅器にゲイン選択信号を供給することにより、撮像モードが変わってもA/D変換器の入力信号レベルを所定の範囲に保つことができる。このため、A/D変換器のダイナミックレンジをフルに使用することができ、検出画像のS/Nを向上することができる。なおゲインは連続的に調節するようにしてもよいし、段階的に調節するようにしてもよい。

【0035】本発明の撮像装置は、受光量に応じた電荷を蓄積する第1の容量を有する第1の光電変換素子がマトリクス状に配設された第1の撮像素子と、受光量に応じた電荷を蓄積する第2の容量を有する第2の光電変換素子がマトリクス状に配設された第2の撮像素子と、前記第1の撮像素子の前記第1の容量に電荷を蓄積する第1の撮像期間と、前記第2の撮像素子の前記第2の容量に電荷を蓄積する第2の撮像期間とを排他的に調節する手段と、前記第1の撮像期間に前記第1の容量を構成する一方の電極に接地電位を供給する手段と、前記第2の撮像期間に前記第2の容量を構成する一方の電極に前記接地電位を供給する手段と、を具備したことを特徴とする。

【0036】この撮像装置は複数の撮像面により同一被検体を撮影することができるいわゆるパイプライン方式の撮像装置である。X線等の照射源は、単一光源を用い

るようにしてもよいし、撮像素子ごとに複数の線源を配設するようにしてもよい。第1の撮像素子、第2の撮像素子は同じ撮像素子でもよいし、異なってもよい。

【0037】第1の撮像期間と第2の撮像期間とは排他的に調節される。つまり第1の撮像期間と第2の撮像期間の設定は任意であるが少なくとも重複しないように設定される。どちらの撮像素子にも電荷を蓄積しない期間があってもよい。

【0038】そして本発明の撮像装置では、第1の撮像素子が撮像している期間は、第2の撮像素子の画素電極の電位は接地電位に保たれている。同様に第2の撮像素子が撮像している期間は、第1の撮像素子の画素電極の電位は接地電位に保たれている。このため、第1の撮像素子で撮像を行っている期間には、照射光が第2の撮像素子に入射したとしても、第2の撮像素子の画素には電荷が蓄積されず、画素電極の電位は接地電位に保持され変動することがない（逆も同様）。したがって散乱光の影響により撮像の品質が低下するのを防止することができる。

【0039】なお非撮像期間に画素電極電位を接地電位に保持するためには、前述した本発明の撮像素子のバイアス線に接地電位を供給するようにすればよい。例えば第1の撮像素子のバイアス線の電位を、第1の撮像素子の撮像期間には所定のレベルに保持し、第2の撮像素子の第2の撮像期間には接地電位にするようにすればよい（逆も同様）。

【0040】本発明の撮像装置は、第1の光電変換素子及び第2の光電変換素子がマトリクス状に配設された撮像装置において、第1の走査線と第2の走査線に走査信号を供給する供給手段と、第1の走査線に沿って配設された第1のスイッチング素子と、第2の走査線に沿って配設された第2のスイッチング素子と、前記第1のスイッチング素子と接続された第1の光電変換素子と、前記第2のスイッチング素子と接続された第2の光電変換素子と、前記供給手段に、前記第1のスイッチング素子の第1のオン期間と前記第2のスイッチング素子の第2のオン期間の少なくとも一部が重なるように定める第1の信号と、前記第1のオン期間のうち前記第2のオン期間と重ならない期間をオフにするような第2の信号と、前記第2のオン期間のうち前記第1のオン期間と重ならない期間をオフにするような第3の信号とを供給する手段と、を具備したことを特徴とする。

【0041】この撮像装置では、第1のスイッチング素子の第1のオン期間と、第2のスイッチング素子の第2のオン期間とが重複するように制御しており、第1のスイッチング素子と第2のスイッチング素子とが同期して駆動されるように制御する。そのため一時に動画を捉える画素の数を多くなり、高フレームレート化を図ることができ、被検体の状態を動画として捉えることができる。

【0042】

【発明の実施の形態】（実施形態1）以下、本発明の詳細を図面に沿って説明する。

【0043】図1は本発明の第1の実施形態に係る撮像装置を示す図である。

【0044】図1においてTFTアレイ1上には、TFT2、光電変換膜3および画素容量4で構成される画素e(m, n)、信号線Sm、走査線Gnが形成されている。信号線用増幅器5および2つの走査線駆動回路6、7はTFTアレイ1上またはFPCケーブル8等（図示せず）を介して別基板上9（図示せず）に実装されている。信号線Smの一方の終端には信号検出用増幅器5が接続している。走査線Gnは一方の終端が走査線駆動回路6に、もう一方の終端が走査線駆動回路7に接続している。制御信号供給回路10は走査線駆動回路6、7にクロックCPV、スタートパルスSTV、イネーブル信号OEの3種類の信号を供給する。図2に走査線駆動回路6、7の構成を、図3に制御信号供給回路10が出力するクロックCPV、スタートパルスSTV、イネーブル信号OEの信号フォーマットを示す。

【0045】走査線駆動回路6、7は出力ライン本数分のシフトレジスタ11と選択スイッチ12（もしくは出力バッファ）と選択スイッチ12を制御する選択制御回路13で構成されている。制御信号供給回路10からの信号CPVはシフトレジスタ11のクロック、STVは入カデータ、OEは選択制御回路13のイネーブル信号になる。選択スイッチ12は、シフトレジスタ11の出力信号により、2つの電源電位Vcc（ゲートオン電位）、Vee（ゲートオフ電位）のいずれかを選択し、走査線Gnに出力する。イネーブル信号OEは選択スイッチ12の出力を強制的にVeeにするための信号で、1つの信号で全出力を制御する場合のほか、OE信号を数種類用意し、数出力おき（図では3出力おきの場合を図示している）に出力を制御する方法がある。

【0046】本実施形態において、走査線駆動回路6および7に供給する制御信号CPV、STV、OEを図3のように同一にすることで、走査線駆動回路6および7は同じ走査線を駆動することができる。これにより走査線の配線長を1/2にした場合と同等の効果が得られる。即ち、走査線の配線抵抗、配線容量による信号遅延や波形歪みの影響を低減でき、大画面化、高精細化、高フレームレート化が図られる。その結果、運動状態にある被検体を動画として撮像することが可能となる。なお、本実施形態では光電変換膜3は画素電極上（図示せず）に構成されている場合について説明しているが、光電変換膜3は画素電極上だけでなく画素分離なしにTFTアレイ全体に積層されていてもよい。また、TFT2はa-Si、p-Si、c-Siどれでもよい。p-Si、c-Siの場合、走査線駆動回路6、7をTFTアレイと一体で形成できる。これらは、第1の実施形態の

みならず、第2、第3、第4、第5の各実施形態に関しても同様に有効である。

【0047】(実施形態2)図4は本発明の撮像装置の構成の例を示す図である。なお基本的な構成や動作等については実施形態1と同様であり、対応する構成要素には同一番号を付し、詳細な説明は省略する。

【0048】図4においてTFTアレイ1上には、TFT2、光電変換膜3および画素容量4で構成される画素 $e(m, n)$ 、信号線 $S_m$ 、走査線 $G_n$ が形成されている。信号線用増幅器5および2つの走査線駆動回路6、7はTFTアレイ1上またはFPCケーブル8等(図示せず)を介して別基板上9(図示せず)に実装されている。信号線 $S_m$ の一方の終端には信号検出用増幅器5が接続している。

【0049】走査線 $G_n$ は一方の終端が走査線駆動回路6に、もう一方の終端が走査線駆動回路7に接続している。

【0050】走査線駆動回路6、7の構造は第1の実施形態と同様に出力ライン本数分のシフトレジスタ11と選択スイッチ12(もしくは出力バッファ)と選択スイッチ12を制御する選択制御回路13で構成されている。制御信号供給回路10からの信号CPVはシフトレジスタ11のクロック、STVは入力データ、OEは選択制御回路13のイネーブル信号になる。選択スイッチ12は、シフトレジスタ11の出力信号により、2つの電源電位 $V_{cc}$ (ゲートオン電位)、 $V_{ee}$ (ゲートオフ電位)のいずれかを選択し、走査線 $G_n$ に出力する。イネーブル信号OEは選択スイッチ12の出力を強制的に $V_{ee}$ にするための信号で、1つの信号で全出力を制御する場合のほか、OE信号を数種類用意し、数出力おき(図では3出力おきの場合を図示している)に出力を制御する方法もある。

【0051】図5に走査線を $N=2$ 本同時に駆動する場合、図6に走査線を $N=3$ 本同時に駆動する場合の制御信号フォーマットと走査線駆動回路6、7の出力信号を示す。2本同時駆動の場合、スタートパルスSTVは $2N-1=3$ クロック分走査線駆動回路6、7に入力する。すると走査線駆動回路6、7の出力は、本来は斜線部分を含む“H”部分であり、走査線1本毎に1クロックずつシフトして3クロック分ゲートオン電位 $V_{cc}$ が出力される。この時、イネーブル信号OEにより2本の走査線が選択されている期間のみゲートオン電位 $V_{cc}$ を出力するように制御する。これは、3つのイネーブル信号OE1、OE2、OE3をそれぞれ図に示す信号とすることで対応できる。図で分かるように、 $N$ 本同時駆動の場合、選択制御回路13およびイネーブル信号OEは少なくとも $2N-1$ 種類必要となる。図5、図6に示す信号を走査線に供給することにより、1本の走査線選択期間を2クロックまたは3クロックと従来以上に長く取れる。したがって信号遅延や波形歪みの影響が小さ

くなり、高フレームレート化に対応できる。また本実施形態では走査線の両端に走査線駆動回路6、7を接続し、同時に走査線を駆動することでさらに信号遅延、波形歪みの影響を小さくできる。

【0052】本駆動方法では $N$ 本の走査線を同時に駆動するため、信号線用増幅回路5では $N$ 個の画素信号を加算して検出することになる。制御信号供給回路10ではCPV、STV、OEにより同時に駆動する走査線を制御するとともに、信号線用増幅器5で加算する信号線数を制御する信号addを信号線用増幅器5に供給する。

図6に示すように $N$ 本(図では $N=2$ )の信号線用増幅回路5の信号を加算することにより、 $N \times N$ 画素の正方格子の加算処理になり、モニタ等に出力する場合に画像に歪みが生じなくなるメリットがある。

【0053】(実施形態3)図8は本発明の撮像装置の構成の例を概略的に示す図である。なお基本的な構成や動作等については実施形態1と同様であり、対応する構成要素には同一番号を付し、詳細な説明は省略する。

【0054】本実施形態は実施形態2において走査線駆動回路6を走査線の一方の終端にだけ接続した場合の例である。この場合も第2の実施形態と同様に1本の走査線を選択する期間が長く取れるため、信号遅延や波形歪みの影響を小さくすることができ、高フレームレート化に対応できる。

【0055】(実施形態4)図9は本発明の撮像装置の構成の例を示す図である。なお基本的な構成や動作等については第1の実施形態と同様であり、対応する構成要素には同一番号を付し、詳細な説明は省略する。

【0056】本実施形態は第1の実施形態において信号線 $S_m$ を上下で、走査線 $G_n$ を左右で分離した場合の例である。この場合走査線の配線長が $1/2$ になるため、走査線抵抗が $1/2$ に、走査線容量も $1/2$ になる。従って走査線駆動信号の信号遅延、波形歪みが小さくすることができ、大画面化、高精細化、高フレームレート化に対応できる。

【0057】なお、図9では信号線 $S_m$ 、走査線 $G_n$ 共に分離し、電氣的に独立に駆動する場合について説明したが、走査線のみを分離した場合も同様の効果が得ることができる。

【0058】(実施形態5)図10は本発明の撮像装置の例を示す図である。なお基本的な構成や動作等については第1の実施形態と同様であり、対応する構成要素には同一番号を付し、詳細な説明は省略する。

【0059】本実施形態は実施形態1において画素内に保護ダイオード14を構成した場合の例である。保護ダイオード14は蓄積電荷による画素電位の上昇を防ぎ、TFT等の絶縁破壊を防止する機能を有している。

【0060】画素内に保護ダイオード14を構成することにより、バイアス線等を配線する必要があり、走査線との交差部が生じる。このため走査線容量が増加するた



め、さらに走査線駆動に負担がかかる。図10のように走査線を両側から駆動することにより、配線抵抗、配線容量が見かけ上約 $1/2$ になるため、画素内に保護ダイオードを構成した場合でも大画面化、高精細化、高フレームレート化が実現できる。

【0061】本実施形態の画素内に保護ダイオードを形成する方式については、前述した各実施形態を実施する場合についても同様に有効である。

【0062】(実施形態6)図11は本発明の撮像装置の例を示す図である。図11においてTFTアレイ1上には、TFT2、保護ダイオード3、光電変換膜4および画素容量5で構成される画素 $e(m, n)$ 、信号線 $S_m$ 、走査線 $G_n$ が形成されている。信号検出用増幅器6および走査線駆動回路7はTFTアレイ1上またはFPCケーブル8等(図示せず)を介して別基板上9(図示せず)に実装されている。信号線 $S_m$ には信号検出用増幅器6が接続し、ゲイン切り替え回路10は信号検出用増幅器6の後段に接続している。A/D変換器11(図示せず)はゲイン切り替え回路10の後段に配置しているが、ゲイン切り替え回路10とA/D変換器11の間にオフセット調整用回路等、他の機能を持った回路を設置しても構わない。走査線 $G_n$ には走査線駆動回路7が接続している。制御信号供給回路12は走査線駆動回路7にクロックCPV、スタートパルスSTV、イネーブル信号OEの3種類の信号を供給し撮影モードを設定するとともに、ゲイン切り替え回路10に選択信号SELを与え、適切な増幅率に設定している。

【0063】X線が照射されると光電変換膜4に電流が流れ、画素容量5に電荷が蓄積される。一定時間になると走査線駆動回路7によりTFT2をオンし、蓄積された電荷を信号検出用増幅器6に転送する。X線量が大きく画素が一定以上の電位になると保護ダイオード3がオンし、不要な電荷を排出する。従来の誘電体を積層する方法のような放電期間を必要とせず、リアルタイムで画素電荷を読み出せるため、透視のような高フレームレートの駆動も実現できる。

【0064】図2に走査線駆動回路7の構成を示す。走査線駆動回路7は出力ライン本数分のシフトレジスタ13と選択スイッチ14(もしくは出力バッファ)と選択スイッチ14を制御する選択制御回路15で構成されている。制御信号供給回路12からの信号CPVはシフトレジスタ13のクロック、STVは入力データ、OEは選択制御回路15のイネーブル信号になる。選択スイッチ14は、シフトレジスタ13の出力信号により、2つの電源電位 $V_{cc}$ (ゲートオン電位)、 $V_{ee}$ (ゲートオフ電位)のいずれかを選択し、走査線 $G_n$ に出力する。イネーブル信号OEは選択スイッチ14の出力を強制的に $V_{ee}$ にするための信号で、1つの信号で全出力を制御する場合のほか、OE信号を数種類用意し、数出力おき(図では3出力おきの場合を図示)に出力を制御

する方法がある。

【0065】図12にゲイン切り替え回路10の1信号線分の構成を示す。撮影モード用増幅器16、DAモード用増幅器17、DSAモード用増幅器18と予め各モードに適切な増幅率を持つ増幅器を用意しておき、スイッチ19により増幅器を選択する。

【0066】したがって、本実施形態によれば、制御信号供給回路12から、撮像モードに合わせて走査線駆動回路7に駆動信号CPV、STV、OEを供給すると同時に、ゲイン切り替え回路10に選択信号SELを供給することにより、AD変換器11に適切な振幅の検出信号が供給されることになり、A/D変換器11のダイナミックレンジを有効に使用することが可能となる。透視モードのようなX線量の少ない撮影モードでもA/D変換器11のダイナミックレンジを有効に使え、検出画像のS/N向上が期待できる。

【0067】なお、本実施形態では光電変換膜3は画素電極上(図示せず)に構成されている場合について説明しているが、光電変換膜4は画素電極上だけでなく画素分離なしにTFTアレイ全体に積層されていてもよい。また、TFT2は $a-Si$ 、 $p-Si$ 、 $c-Si$ どれでもよい。 $p-Si$ 、 $c-Si$ の場合、走査線駆動回路7をTFTアレイと一体で形成できる。また、本実施形態は、直接変換方式X線撮像装置の場合について説明しているが、蛍光体と光電変換膜を組み合わせた間接変換方式X線撮像装置についても、同様の回路構成とすることで透視、DA、DSA等のような駆動モードにも対応可能である。これらは、第6の実施形態のみならず、第7の実施形態に関しても同様に有効である。

【0068】(実施形態7)図13は本発明の撮像装置の例を示す図である。なお基本的な構成や動作等については実施形態6と同様であり、対応する構成要素には同一番号を付し、詳細な説明は省略する。

【0069】図13においてTFTアレイ1上には、TFT2、保護ダイオード3、光電変換膜4および画素容量5で構成される画素 $e(m, n)$ 、信号線 $S_m$ 、走査線 $G_n$ が形成されている。信号検出用増幅器6および走査線駆動回路7はTFTアレイ1上またはFPCケーブル8等(図示せず)を介して別基板上9(図示せず)に実装されている。信号線 $S_m$ には信号検出用増幅器6が接続している。A/D変換器11は信号検出用増幅器6の後段に配置しているが、信号検出用増幅器6とA/D変換器11の間にゲイン微調整用回路、オフセット調整用回路等、他の機能を持った回路を設置しても構わない。走査線 $G_n$ には走査線駆動回路7が接続している。制御信号供給回路12は走査線駆動回路7にクロックCPV、スタートパルスSTV、イネーブル信号OEの3種類の信号を供給し撮影モードを設定するとともに、信号検出用増幅器6に選択信号SELを与え、適切な増幅率に設定している。



【0070】図14に信号検出用増幅器6の構成を示す。信号検出用増幅器6は、増幅器20と複数の容量C1、C2、C3と切り替えスイッチ21の積分アンプとし、撮影モードにより容量を切り替えることで積分アンプの出力を調整する。積分アンプの出力、 $V_{out}$ は $V_{out} = Q/C$ と示せる。電荷量がDSAモードより3桁小さい透視モードでは、容量をDSAモードの3桁小さくすることで積分アンプの出力電圧を同等にできる。なお、容量の値は微調整が難しいため、信号検出用増幅器の後段にさらに実施形態1のゲイン切り替え回路10を付加することで、ゲインの微調整をすることも可能である。

【0071】上記説明のように、実施形態6と同様に、制御信号供給回路12から、撮像モードに合わせて走査線駆動回路7に駆動信号CPV、STV、OEを供給すると同時に、信号検出用増幅器6に選択信号SELを供給することにより、A/D変換器11に適切な振幅の検出信号が供給されることになり、A/D変換器11のダイナミックレンジを有効に使用することが可能となる。透視モードのようなX線量の少ない撮影モードでもA/D変換器11のダイナミックレンジを有効に使い、検出画像のS/N向上が期待できる。

【0072】(実施形態8)図18は本発明の第1の実施例に関わる撮像装置を示す図である。

【0073】図18においてa-STFTアレイ100上には、読み出し用a-SiTFT101、画素に入射した光の強度に対応した電荷を蓄積する蓄積容量102、耐高電圧のための保護ダイオード103、および光電変換膜104(図示せず)で構成される画素 $e(m, n)$ と、信号線 $S_m$ 、走査線 $G_n$ 、容量配線 $C_s$ 、バイアス線 $Bias$ が形成されている。検出アンプ110および走査線駆動回路111はTFTアレイ100上またはFPCケーブル120等(図示せず)を介して別基板上121(図示せず)に実装されている。また容量配線 $C_s$ およびバイアス線 $Bias$ は、それぞれ電源 $E_{cs}$ 、 $E_{bias}$ と接続されている。信号線 $S_m$ には検出アンプ110が、走査線 $G_n$ には走査線駆動回路111が接続している。コントローラ130は、検出アンプ110の検出タイミングや増幅率の制御を行う検出制御系131、走査線駆動回路111の走査線駆動タイミングの制御を行う走査線制御系132、さらにバイアス線用電源 $E_{bias}$ の電圧を任意に調整できるバイアス電圧制御系133を有している。ここでは、コントローラ130は集積化されたものを用い、その内部に検出制御系131、走査線駆動制御系132、バイアス電圧制御系133を備えている。これらの制御系の一部または全部はアレイ100上に画素アレイと一体に集積するようにしてもよい。

【0074】図19は高電圧保護のための保護ダイオード103のI-V特性の例を示すグラフである。グラフ

の横軸はバイアス線-画素電極間電圧 $V_s$ を、縦軸はバイアス線-画素電極間に流れる電流 $|I_d|$ (電流 $I_d$ の絶対値)を示し、 $V_s > 0$ のときの $I_d$ がリーク電流となる。動画と静止画では画素に蓄積される電荷、すなわち画素電極電位のレベルが3桁程度相違する。このため、 $V_s$ の値を例えば動画モードと静止画モードなど、撮像のフレームレートに応じて調節することにより、画像のダイナミックレンジを改善することができる。

【0075】静止画モードの場合、単位画素には最大10pC程度の電荷が蓄積される。画素の容量102は約1pF程度のため、画素電極電位が10V程度までは保護ダイオード103がオフ状態を保つようにに $V_s$ を設定する必要がある。これに対し動画モードでは、フレームレートが静止画モードよりも高いため、画素に蓄積される信号電荷は、たかだか数fC程度である。このため $V_s$ を10Vに設定しても高電圧保護という機能は得られる。ところが、図19に示したようにこのときの保護ダイオード103のリーク電流は約 $2 \times 10^{-13}$  Aとなる。このリーク電流に起因して画素に蓄積される電荷は、30fps(フレーム/秒)での動画撮影の場合、約6.6fCとなり、検出すべき信号レベルと同程度になってしまう。このようにリーク電流に起因して蓄積される電荷により、撮像のS/N比が低下してしまう。

【0076】画素の容量102が1pFの場合、画素電極電位は最大数mV程度と見積もることができる。このため本発明では、フレーム周波数が高い場合にはバイアス線に印加するバイアス電圧を低くし、フレーム周波数が低い場合にはバイアス電圧を高くなるように、フレーム周波数に応じてバイアス電圧を制御している。つまり動画モードの際には、静止画モードの場合よりもバイアス電圧を低く設定し、リーク電流を低減することにより、画像のS/N比を確保している。

【0077】例えば図19に例示したような特性を有する保護ダイオードを用いる場合、動画モードにおけるバイアス電圧は、 $1V \geq V_s > 0V$ 、望ましくは $0.5V \geq V_s > 0V$ 、さらに望ましくは $0.1V \geq V_s > 0V$ と設定するのが好ましい。 $V_s = 0.5V$ とすると、 $I_d$ はおおよそ $4 \times 10^{-14}$  Aと10Vときの1/5の値になり、ダイナミックレンジは約14dB改善する。 $V_s = 0.1V$ とするとさらにダイナミックレンジ改善の効果は大きい。

【0078】図20は各画素の光電変換素子の受光量に応じてバイアス線用電源 $E_{bias}$ 、検出アンプ110、走査線駆動回路111を制御するコントローラ130の構成の例を概略的に示す図である。コントローラ130は検出制御系131、走査線駆動制御系132、バイアス電圧制御系133から構成される。検出制御系131、走査線駆動制御系132、バイアス電圧制御系133はそれぞれ独立で動作可能である。この例では画素加算ときの動作について説明する。

【0079】画素加算は、主に動画表示のときなど、解像度よりフレームレートを優先する場合行われる。複数ラインの画素信号を同時に読み取ることでフレームレートを向上することが可能である。画素加算ときの検出制御系131、走査線駆動制御系132による制御は、例えば前述した実施形態で説明した手法により行うことができる(図5参照)。

【0080】走査線駆動回路のスタートパルス(STV)を $2N-1$ 期間“H”にすることで、Nライン同じき駆動が可能となる。この例では $N=2$ の場合について示している。また、検出アンプでは $N-CH$ の加算をおこなう。これは走査線方向のみを加算したのでは縦横のアスペクト比がずれてしまうため、信号線側も同じに加算をおこなう。このとき、バイアス線電源制御手段133は、バイアス線用電源Ebiasにバイアス線電位を例えば0.5Vになるよう制御信号Sbiasを送っている。このようにすることにより制御信号Sbiasによってバイアス線電位を任意に調整できるようになる。したがって、動画モード、静止画モードなど、各画素の光電変換素子への受光量、各動作モードでのフレーム周波数等に応じて最適なバイアス線電位を設定することができる。

【0081】このように本発明の撮像装置によれば、動画モード、静止画モードなどフレーム周波数の異なる複数の撮像モードに対応することができ、かつS/N比の大きい高品位の撮像を行うことができる。特にX線を直接電荷に変換する直接変換方式の撮像装置に本発明を適用することにより、動画/静止画ともダイナミックレンジの広い良好な画像を得ることができる。なおこの例では光電変換膜に印加する高電圧を正の電圧とした場合について説明しているが、光電変換膜に負の電圧を印加するようにしてもよい。この場合、保護ダイオード103の向きが逆になるため、バイアス線に印加する電圧も負の電圧になる。またこの例ではa-Siをチャンネル半導体膜として用いたTFTを採用した例をとっているが、半導体膜は、c-Si(結晶質シリコン)、poly-Si(多結晶シリコン)、 $\mu$ c-Si(微結晶シリコン)などでもよい。c-Si、poly-Si、 $\mu$ c-Siの場合、走査線駆動回路7をTFTアレイと一体で形成することができる。

【0082】(実施形態9)図21は撮像装置の構成の別の例を示す図である。なお基本的な構成や動作等については実施形態8の例と同様である。

【0083】この撮像装置は、バイプレーン撮影と呼ばれる撮影が可能な撮像装置である。バイプレーン撮影は、2つの撮像装置とX線源を角度を変えて用意し、これを交互に撮影しモニタ表示する。患者の様子を異なる角度で確認することが出来、手術等の効率化が図れる。バイプレーン撮影における問題点として、非撮像側の撮像装置に散乱線の入射により、画像の品質低下がある。

【0084】図21において、第1のX線源51aから照射されたX線は被検体52を通過し、第1のa-SiTFT撮像装置53aに入射する。第1のa-SiTFT撮像装置53aは被検体52を通過したX線量に対応したアナログ電気信号に変換する。変換されたアナログ信号は第1のA/D変換部57aによりデジタル変換され、第1の信号処理手段80aにより適切な信号処理をおこない、第1のD/A変換部60aによりアナログ信号に変換され第1のモニタ61aにX線像として表示される。また、コントローラ140はX線源51aおよび検出制御系131、走査線駆動制御系132、バイアス電圧制御系133とを制御し、適切に信号検出ができるよう制御信号を与える。

【0085】このとき第1のa-SiTFT撮像装置53aは、バイアス線電源制御手段133によりバイアス線画素電極間電位Vsを $V_s > 0$ になるよう制御信号Sbias1を第1のバイアス線電源Ebias1に供給している。なお、Vsの値はフレームレート、最大蓄積電荷量等により任意に設定可能である。これにより画素電極電位がVsになるまで電荷を蓄積することができ、X線画像が得ることができる。

【0086】一方、第1のa-SiTFT撮像装置53aが画像を検出している期間において第2のa-SiTFT撮像装置53bは、バイアス線電源制御手段133によりバイアス線画素電極間電位Vsを $V_s = 0$ Vになるよう制御信号Sbias2を第2のバイアス線電源Ebias2に供給している。このような構成を採用することにより、第1のX線源51aからの散乱線が入射しても検出された電荷は画素電極からバイアス線を通じてバイアス線電源Ebias2に流れるため、第2のa-SiTFT撮像装置53bに電荷すなわち雑音電荷が蓄積されることはない。

【0087】第1のa-SiTFT撮像装置51aで画像を検出した後、今度は第2のa-SiTFT撮像装置51bで画像を検出するため、バイアス線電位を上記設定と逆にする。すなわち、第1のバイアス線電源Ebias1では $V_s = 0$ となるように、第2のバイアス線電源Ebias2では $V_s > 0$ になるようにバイアス線電源制御手段133で制御する。

【0088】上記動作を繰り返すことにより、第1のa-SiTFT撮像装置51aと第2のa-SiTFT撮像装置51bで交互に散乱線による雑音のない良好な画像を検出することができる。第1のa-SiTFT撮像装置51aと第2のa-SiTFT撮像装置51bは被検体52を異なる角度から検出することができる。このため、例えば患者の様子を確認するのに都合がよく手術等の効率向上に役立てることができる。

【0089】図22はX線照射期間と信号読み出し期間のタイミングチャートを示す図である。それぞれの撮像装置のフレームレートは例えば30[fps]になる

が、読み出し期間は撮像装置の個数分の1の期間になる。このため、高フレームレートの読み出しが必要となるため、前述した実施形態で説明したフレームレート向上の手法はさらに有効となる。

【0090】(実施形態10)図23は本発明の撮像装置の構成の例を示す図である。システムの構成は例えば図15に例示した構成と同様である。この例でも、撮像装置53は、バイアス線電源制御手段133により、検出アンプ110、走査線駆動回路111、バイアス線用電源Ebiasを適切に制御する。図23においてa-SiTFTアレイ100上には、読み出し用a-SiTFT101、画素蓄積容量102、保護ダイオード103、および光電変換膜104(図示せず)で構成される画素e(m,n)と、信号線Sm、走査線Gn、容量配線Cs、バイアス線Biasが形成されている。検出アンプ110および走査線駆動回路111はTFTアレイ100上またはFPCケーブル120等(図示せず)を介して別基板上121(図示せず)に実装されている。また容量配線Csおよびバイアス線Biasは、それぞれ電源ECs、Ebiasと接続されている。信号線Smには検出アンプ110が、走査線Gnには走査線駆動回路111が接続している。そしてこの撮像装置では、バイアス線用電源Ebiasは走査線ごとに配設されている。すなわち、バイアス線Bias、バイアス線用電源Ebiasは、1本の走査線毎に1つずつ配設されている。このような構成を採用することにより、バイアス電圧制御系133により、個々のバイアス電圧電源Ebiasを独立して制御することができる。したがって、バイアス線1本ごとにバイアス線電位を独立に制御することができる。

【0091】コントローラ130によりa-SiTFTアレイ100の上下M,N本(M,N $\geq$ 0)では、バイアス線—画素電極電位VsがVs=0に、それ以外のバイアス線がVs>0となるよう各々のバイアス線用電源Ebiasを制御する。このときa-SiTFTアレイ100の上下M,N本の部分では、光電変換膜104で発生した電荷は直接バイアス線Biasに流れるため画素蓄積容量102に電荷は蓄積されない。したがって、a-SiTFTアレイ100の上下M,N本を除くライン(Vs>0としたライン)のみ走査線駆動回路111で走査せればよい。

【0092】このようにすることにより、1フレーム期間(例えば1/30秒)に走査する走査線の本数が減るため、1走査線当たりの読み出し期間が長くなり、画質低下の原因となる電荷読み残し等を低減することができる。また、1走査線当たりの読み出し期間が同じとすると、より高フレームレートで画像を取得することができる。さらに、胸部撮影(40cm $\times$ 40cm程度、数フレーム1秒)と心臓撮影(15cm $\times$ 15cm、数十フレーム1秒)のように、検出サイズ、フレームレートの

異なる撮影でも同じ撮像装置で対応することができるようになる。このため、撮像装置のコスト低減を図ることができる。

#### 【0093】

【発明の効果】以上説明したように本発明の撮像装置によれば、撮像のフレームレートに応じてバイアス電圧を調節することができ、バイアス用ダイオードのオフ電流を制御することができる。このため画素に蓄積する電荷量が小さい場合でも、画像のS/N比を確保することができるようになる。また単一の撮像装置で、フレームレートの異なる複数の撮影モードに対応することができる。とくに画素内に保護ダイオードを内蔵した直接変換方式のX線撮像装置において、保護ダイオード印加されるバイアス電位を、撮影モードに対応して調節することにより、保護ダイオードのオフリーク電流による雑音を低減することができ、高画質な画像を得ることができる。したがって単一の撮像装置で、動画/静止画、あるいはバンプレーン撮像等、様々な撮影モードで高品位の画像を撮影することができる。

【0094】また本発明の撮像装置によれば、第1のスイッチング素子の第1のオン期間と、第2のスイッチング素子の第2のオン期間とが重複するように制御しており、第1のスイッチング素子と第2のスイッチング素子とが同期して駆動されるように制御する。そのため一時に動画を捉える画素の数を多くなり、走査線駆動信号の信号遅延や波形歪みを小さくすることができ、大画面化、高精細化、高フレームレート化に対応可能となる。その結果、被検体の状態を高品質な動画として捉えることができる。

【0095】さらに、制御回路から出力する走査線駆動回路の走査開始タイミングを制御するスタート信号は少なくとも2N-1クロック連続して出力し、N本の走査線を同時に選択することにより、1本の走査線を選択する期間が長くなり、走査線駆動信号の信号遅延や波形歪みの影響が小さくなる。このため解像度をさほど必要としないが高フレームレートである透視モードの場合、上記方法は非常に有効な手段となる。

【0096】また本発明の撮像装置によれば、前記信号線に出力される信号レベルに応じてゲインを選択する手段と、選択された前記ゲインに応じて前記走査信号の周波数を調節する手段と、を具備しているので、信号検出用増幅器の出力が撮像モードに最適な値に調節することができる。即ち、走査線駆動回路に与える信号で撮影モードを切り替えるとともに、ゲイン切り替え回路もしくは信号検出用増幅器にゲイン選択信号を供給することにより、撮像モードが変わってもA/D変換器の入力信号レベルは変わらないため、A/D変換器のダイナミックレンジをフルに使用することができ、検出画像のS/Nを向上することができる。

#### 【図面の簡単な説明】

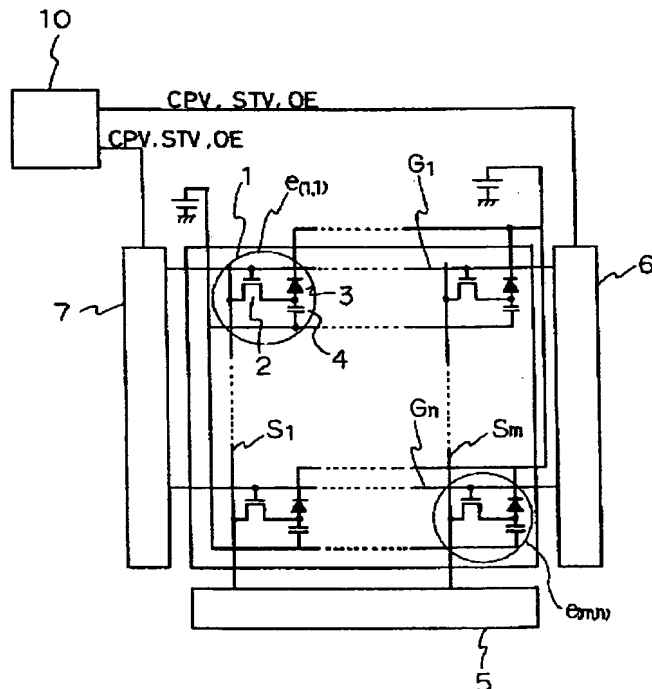
- 【図1】本発明の撮像装置の構成の例を示す図。  
 【図2】走査線駆動回路の回路構成の例を示す図。  
 【図3】制御信号供給回路の出力信号の例を示す図。  
 【図4】本発明の撮像装置の構成の例を示す図。  
 【図5】制御信号供給回路の出力信号と走査線駆動回路の出力信号の例を示す図。  
 【図6】制御信号供給回路の出力信号と走査線駆動回路の出力信号の例を示す図。  
 【図7】本発明の撮像装置の構成の例を示す図。  
 【図8】本発明の撮像装置の構成の例を示す図。  
 【図9】本発明の撮像装置の構成の例を示す図。  
 【図10】本発明の撮像装置の構成の例を示す図。  
 【図11】本発明の撮像装置の構成の例を示す図。  
 【図12】ゲイン切り替え回路の構成を示す図。  
 【図13】本発明の撮像装置の構成の例を示す図。  
 【図14】信号検出用増幅器の構成を示す図。  
 【図15】撮像装置のシステム構成の例を示す図。  
 【図16】従来の撮像装置のアレイ構成の例を示す図。  
 【図17】従来のa-SiTFT撮像装置における配線抵抗、配線容量を説明するための図。  
 【図18】本発明の撮像装置の構成の例を示す図  
 【図19】保護ダイオードのI-V特性の例を示す図

- 【図20】コントローラの構成の例を示す図  
 【図21】本発明の撮像装置の構成の例を示す図。  
 【図22】X線照射期間と信号読み出し期間のタイミングチャートの例を示す図  
 【図23】本発明の撮像装置の構成の例を示す図。  
 【図24】各画素に保護ダイオードを備えた撮像装置の構成の例を示す図。

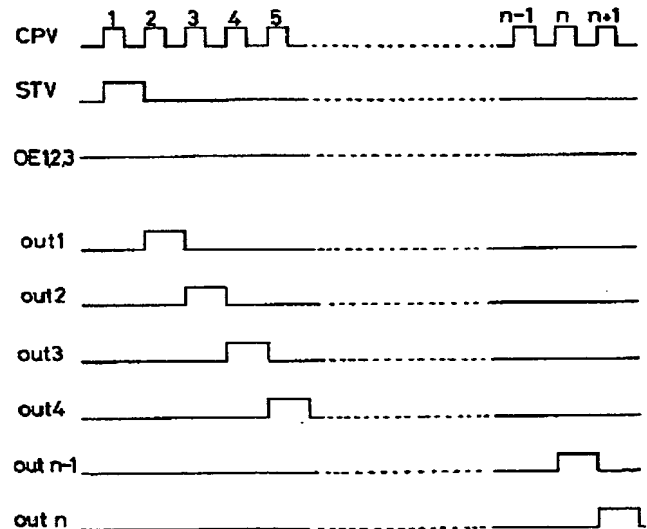
## 【符号の説明】

- 1……………画素  
 2……………薄膜トランジスタ  
 3……………光電変換膜  
 4……………容量  
 5……………信号検出回路  
 6、7………走査線駆動回路  
 10……………コントローラ  
 130……………コントローラ  
 131……………検出制御系  
 132……………走査線駆動制御系  
 133……………バイアス電圧制御系  
 G……………走査線  
 S……………信号線  
 Bias…バイアス線

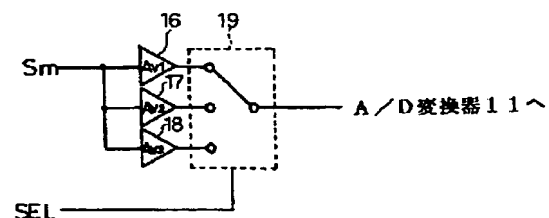
【図1】



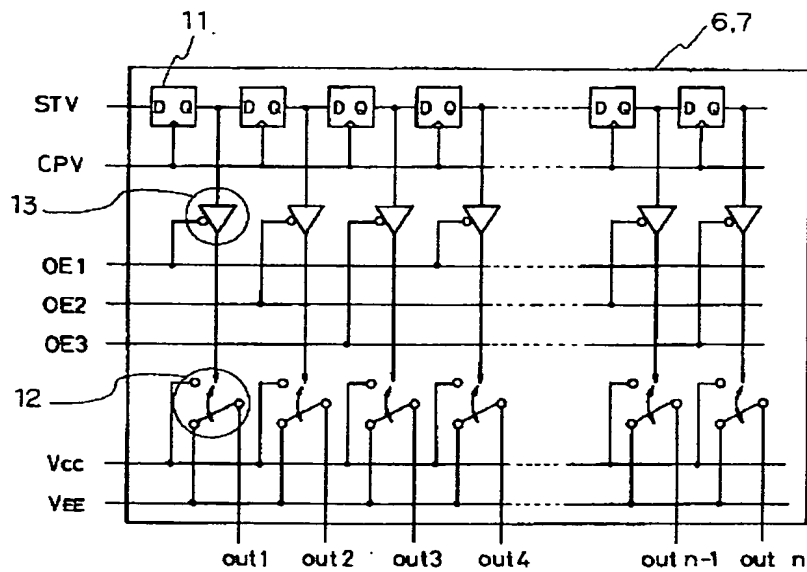
【図3】



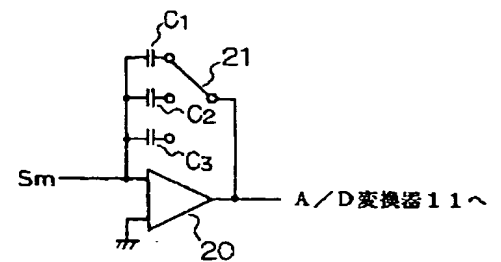
【図12】



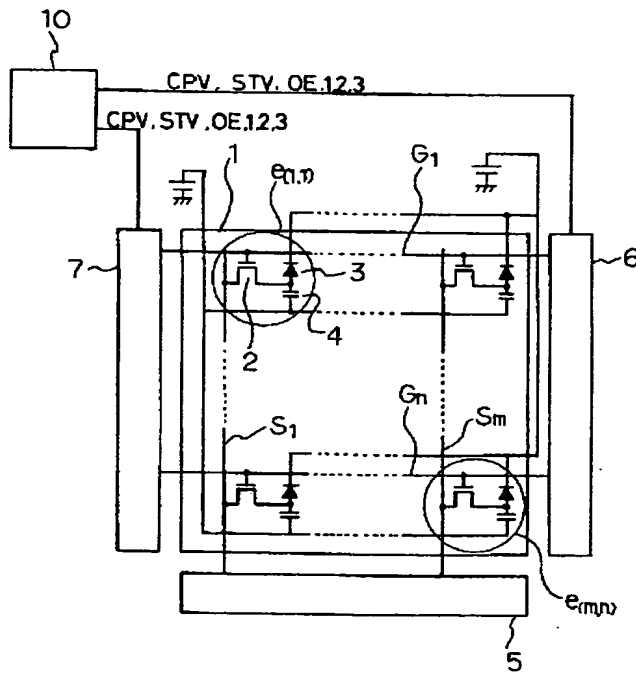
【図2】



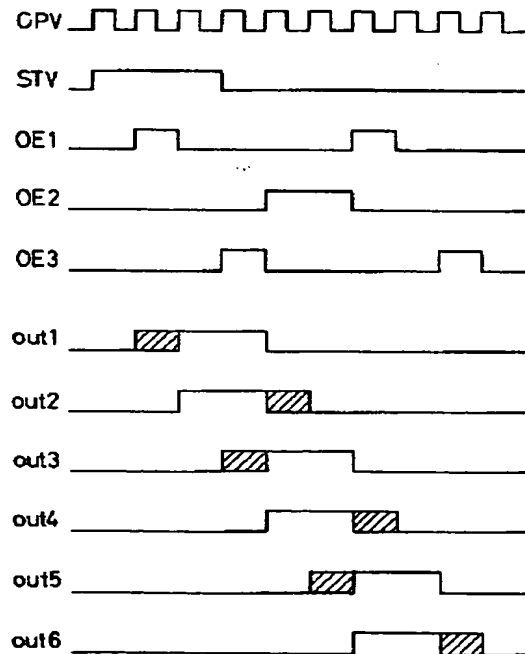
【図14】



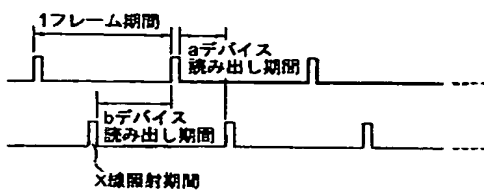
【図4】



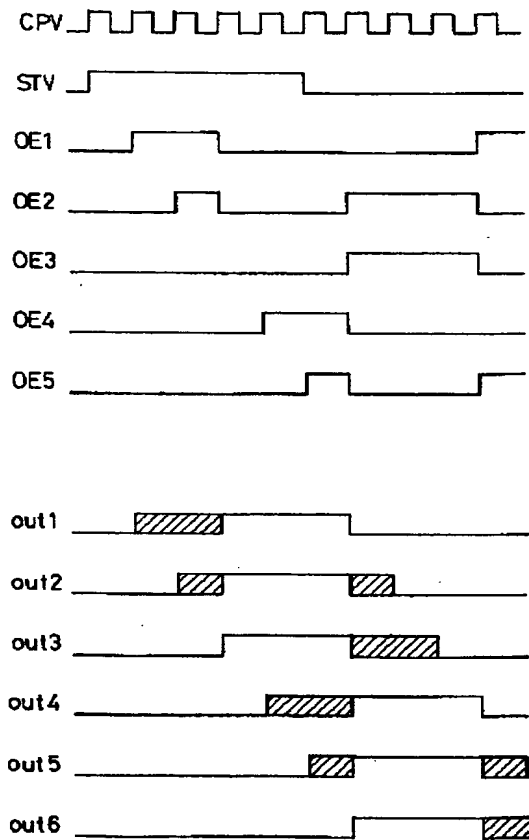
【図5】



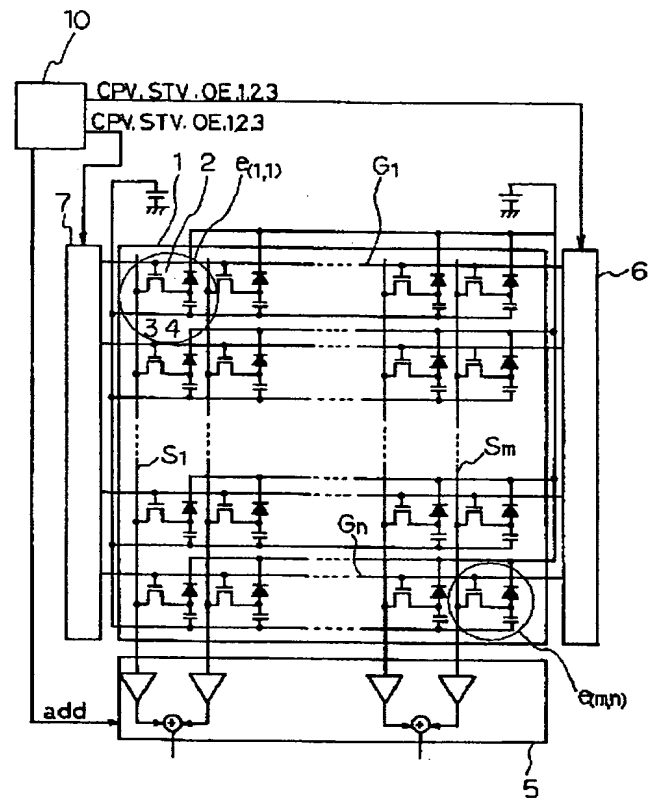
【図22】



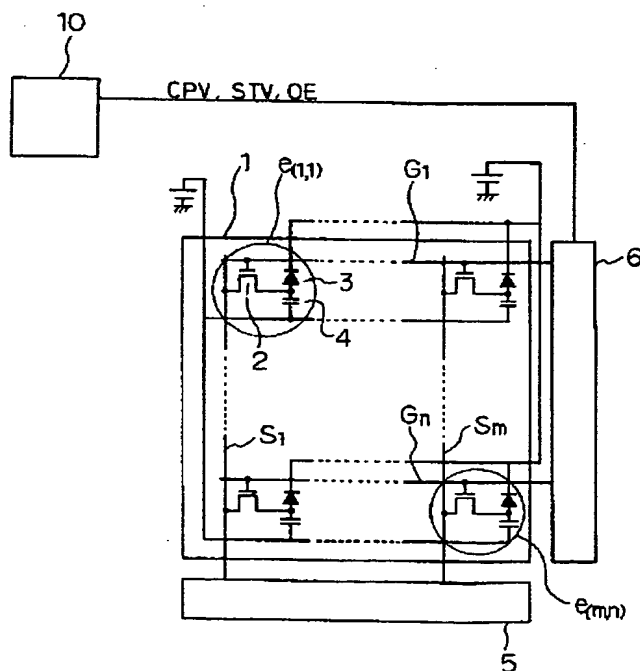
【図6】



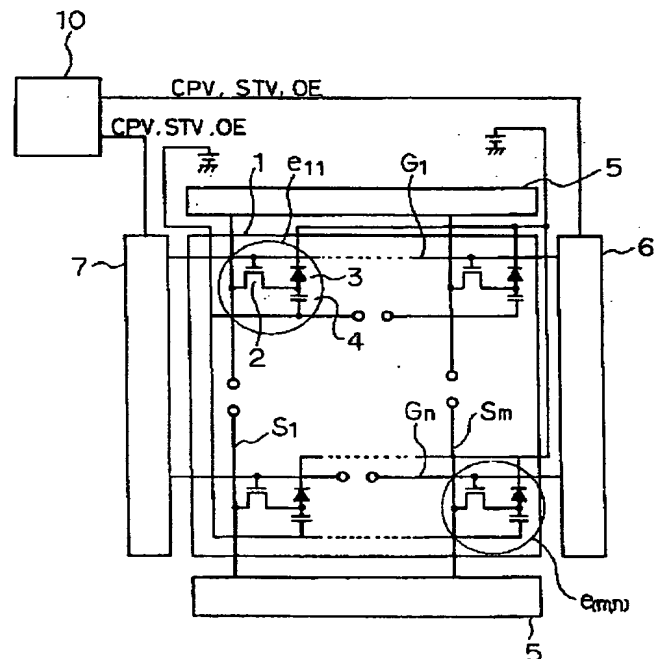
【図7】



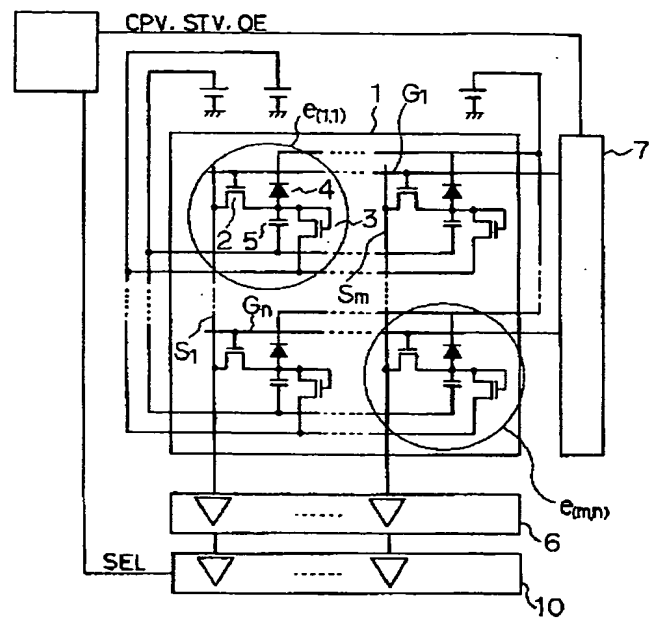
【図8】



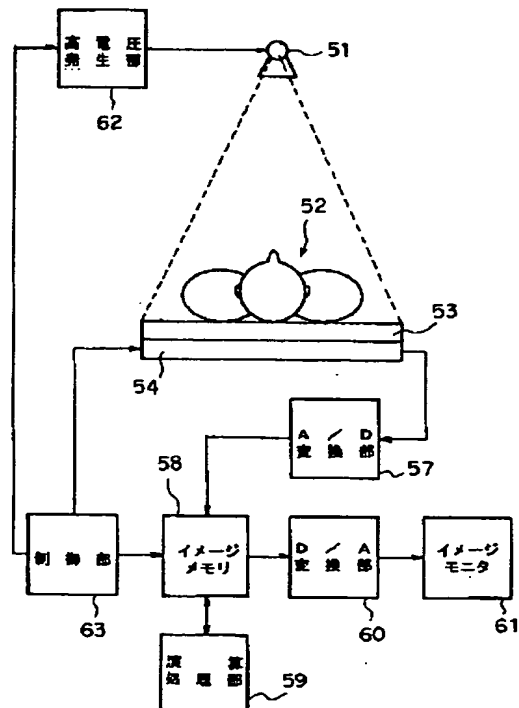
【図9】



【図 1 1】

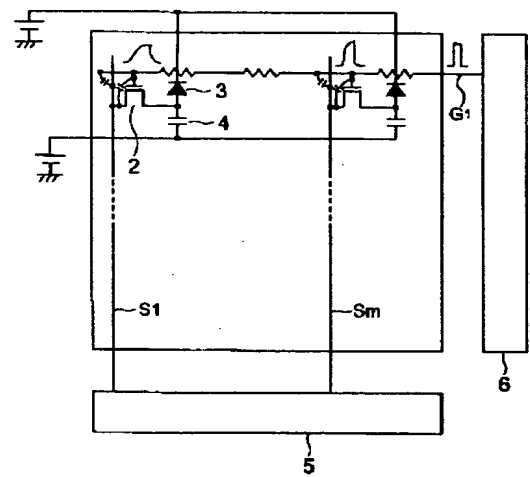


【図15】

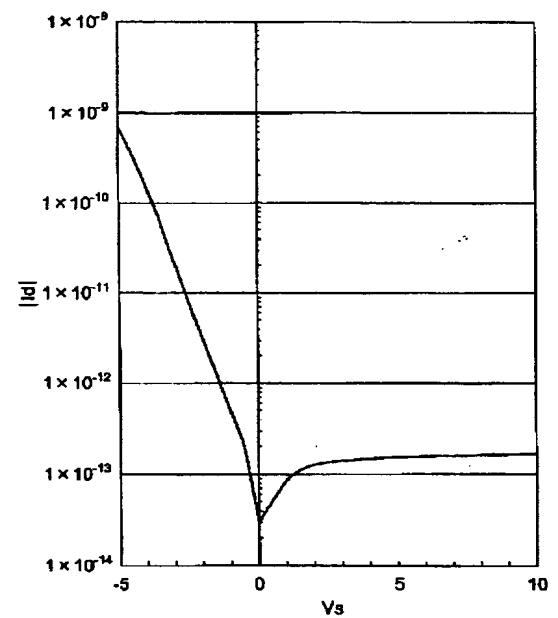




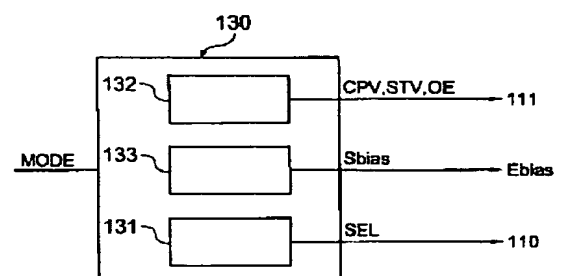
【圖 17】



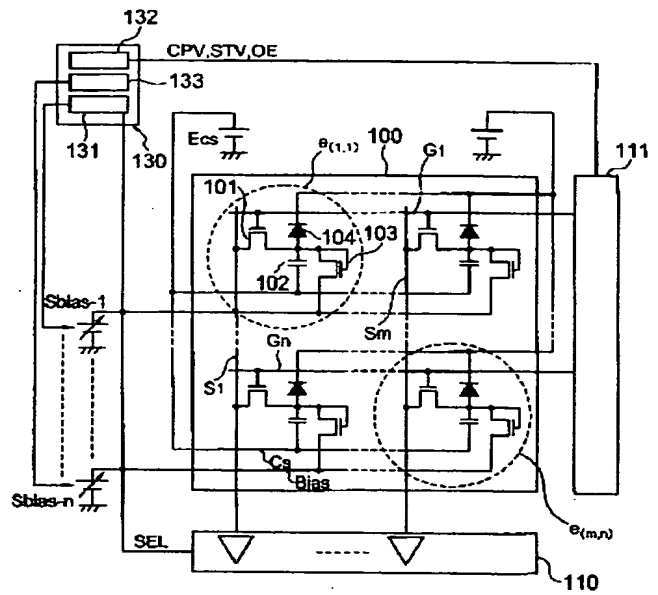
【図19】



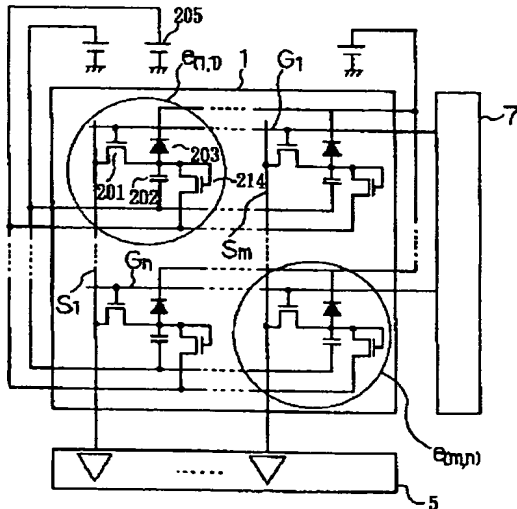
【图20】



【図23】



【圖24】



(72)発明者 坂口 卓弥  
栃木県大田原市下石上1385 株式会社東芝  
那須工場内

**THIS PAGE BLANK (USPTO)**